

PATENT ABSTRACTS OF JAPAN

(11)Publication number :

2002-057338

(43)Date of publication of application : 22.02.2002

(51)Int.Cl.

H01L 29/786
H01L 21/336
G02F 1/1368
G03F 1/08
H01L 21/027

(21)Application number : 2000-241264 (71)Applicant : ADVANCED DISPLAY INC

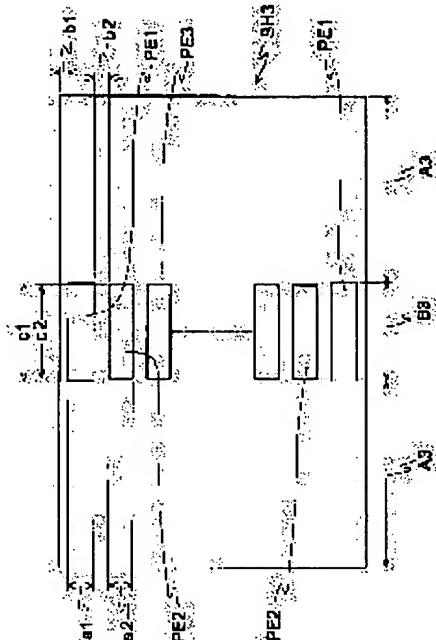
(22)Date of filing : 09.08.2000 (72)Inventor : NAKAJIMA TAKESHI
KOBAYASHI KAZUHIRO

(54) METHOD FOR MANUFACTURING TFT ARRAY

(57)Abstract:

PROBLEM TO BE SOLVED: To improve uniformity of a film thickness of a photoresist in a halftone part of a photomask.

SOLUTION: A method for manufacturing a TFT array comprises the steps of constituting the halftone part of the photomask as transmission/cut-off patterns in which transmission parts and cut-off parts are alternately provided, and increasing an area of the transmission parts disposed at both ends larger than that of the other transmission parts.



[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-57338

(P2002-57338A)

(43)公開日 平成14年2月22日 (2002.2.22)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト ⁸ (参考)
H 01 L 29/786		C 03 F 1/08	A 2 H 0 9 2
21/336		H 01 L 29/78	6 2 7 C 2 H 0 9 3
G 02 F 1/1368		G 02 F 1/136	5 0 0 5 F 1 1 0
G 03 F 1/08		H 01 L 21/30	5 0 2 P
H 01 L 21/027			29/78 6 1 2 D

審査請求 未請求 請求項の数21 OL (全 21 頁) 最終頁に統ぐ

(21)出願番号 特願2000-241264(P2000-241264)

(71)出願人 595059056

株式会社アドバンスト・ディスプレイ
熊本県菊池郡西合志町御代志997番地

(22)出願日 平成12年8月9日(2000.8.9)

(72)発明者 中嶋 健
熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(72)発明者 小林 和弘
熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(74)代理人 100065226
弁理士 朝日奈 宗太 (外1名)

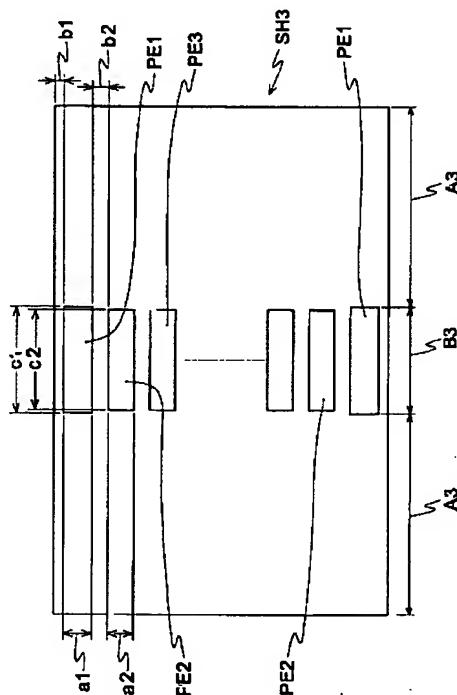
最終頁に統ぐ

(54)【発明の名称】 TFTアレイの製造方法

(57)【要約】

【課題】 ホトマスクのハーフトーン部において、ホトレジストの膜厚の均一性を向上させる。

【解決手段】 ホトマスクのハーフトーン部を透過部と遮光部とを交互に設けた透過/遮断パターンとして構成し、両端部に位置する透過部の面積を、他の透過部の面積よりも大きくした。



【特許請求の範囲】

【請求項1】 被エッチング膜上にホトレジストを塗布する工程と、該ホトレジストをホトマスクを用いて露光、現像することにより所定のパターンを有するホトレジストパターンを形成する工程と、該ホトレジストパターンを用いて被エッチング膜のエッチングを行う工程と、該ホトレジストパターンの一部を除去する工程と、該一部を除去したホトレジストパターンを用いて被エッチング膜のエッチングを行なう工程とを有するTFTアレイの製造方法であって、

前記ホトマスクが、

前記露光時の露光機の照射光を、前記ホトレジストパターンの一部を除去する工程でレジストパターンが残存する照射光光量まで遮断する領域A*と、

前記露光時の露光機の照射光を、前記現像時にホトレジストが除去できる照射光光量まで透過させる領域C*と、

露光機の解像能力以下の寸法である透過／遮断パターンを有することにより、前記露光時の照射光光量が前記領域A*と前記領域C*の中間となる領域B*と、を備え、

前記透過／遮断パターンが、所定の長さおよび幅を有する矩形の透過部を、長さ方向に少なくとも3つ以上配置したはしご形状であり、

前記透過パターンの寸法精度が±0.1μm以下であることを特徴とするTFTアレイの製造方法。

【請求項2】 前記透過パターンの寸法精度が±0.05μm以下であることを特徴とする請求項1記載のTFTアレイの製造方法。

【請求項3】 被エッチング膜上にホトレジストを塗布する工程と、該ホトレジストをホトマスクを用いて露光、現像することにより所定のパターンを有するホトレジストパターンを形成する工程と、該ホトレジストパターンを用いて被エッチング膜のエッチングを行う工程と、該ホトレジストパターンの一部を除去する工程と、該一部を除去したホトレジストパターンを用いて被エッチング膜のエッチングを行なう工程とを有するTFTアレイの製造方法であって、

前記ホトマスクが、

前記露光時の露光機の照射光を、前記ホトレジストパターンの一部を除去する工程でレジストパターンが残存する照射光光量まで遮断する領域A*と、

前記露光時の露光機の照射光を、前記現像時にホトレジストが除去できる照射光光量まで透過させる領域C*と、

露光機の解像能力以下の寸法である透過／遮断パターンを有することにより、前記露光時の照射光光量が前記領域A*と前記領域C*の中間となる領域B*と、を備え、

前記透過／遮断パターンが、所定の長さおよび幅を有す

る矩形の透過部を、長さ方向に少なくとも3つ以上配置したはしご形状であり、

前記透過／遮断パターンの両端部に位置する透過部の面積が、その他の透過部の面積よりも大きくされていることを特徴とするTFTアレイの製造方法。

【請求項4】 前記透過／遮断パターンの両端部に位置する透過部の長さが、その他の透過部の長さよりも大きくされていることを特徴とする請求項1、2または3記載のTFTアレイの製造方法。

【請求項5】 前記透過／遮断パターンの両端部に位置する透過部の長さが、その他の透過部の長さよりも0.1～0.5μm大きくされていることを特徴とする請求項1、2または3記載のTFTアレイの製造方法。

【請求項6】 前記透過／遮断パターンの両端部に位置する透過部とホトマスクパターンの端辺との距離が、前記透過／遮断パターンの両端部に位置する透過部と隣り合う透過部とのあいだの距離よりも0.1～0.5μm小さくされていることを特徴とする請求項1、2または3記載のTFTアレイの製造方法。

【請求項7】 前記透過／遮断パターンの両端部に位置する透過部とホトマスクパターンの端辺との距離が、前記透過／遮断パターンの両端部に位置する透過部と隣り合う透過部とのあいだの距離よりも0.1～0.5μm小さくされていることを特徴とする請求項1、2または3記載のTFTアレイの製造方法。

【請求項8】 前記透過／遮断パターンの両端部に位置する透過部の幅が、その他の透過部の幅よりも大きくされていることを特徴とする請求項1、2または3記載のTFTアレイの製造方法。

【請求項9】 前記透過／遮断パターンの両端部に位置する透過部の幅が、その他の透過部の幅よりも0.1～0.5μm大きくされていることを特徴とする請求項1、2または3記載のTFTアレイの製造方法。

【請求項10】 被エッチング膜上にホトレジストを塗布する工程と、該ホトレジストをホトマスクを用いて露光、現像することにより所定のパターンを有するホトレジストパターンを形成する工程と、該ホトレジストパターンを用いて被エッチング膜のエッチングを行う工程と、該ホトレジストパターンの一部を除去する工程と、該一部を除去したホトレジストパターンを用いて被エッチング膜のエッチングを行なう工程とを有するTFTアレイの製造方法であって、

前記ホトマスクが、

前記露光時の露光機の照射光を、前記ホトレジストパターンの一部を除去する工程でレジストパターンが残存する照射光光量まで遮断する領域A*と、

前記露光時の露光機の照射光を、前記現像時にホトレジストが除去できる照射光光量まで透過させる領域C*と、

露光機の解像能力以下の寸法である透過／遮断パターン

を有することにより、前記露光時の照射光光量が前記領域A*と前記領域C*の中間となる領域B*と、を備え。

前記透過／遮断パターンが、ホトマスクの全長にわたり、所定の幅dを有する透過部と所定の幅eを有する遮光部とを交互に設けたストライプ状であり、前記透過部の寸法精度が±0.1μm以下であることを特徴とするTFTアレイの製造方法。

【請求項11】 前記透過部の寸法精度が±0.05μm以下であることを特徴とする請求項10記載のTFTアレイの製造方法。

【請求項12】 被エッチング膜上にホトレジストを塗布する工程と、該ホトレジストをホトマスクを用いて露光、現像することにより所定のパターンを有するホトレジストパターンを形成する工程と、該ホトレジストパターンを用いて被エッチング膜のエッチングを行う工程と、該ホトレジストパターンの一部を除去する工程と、該一部を除去したホトレジストパターンを用いて被エッチング膜のエッチングを行なう工程とを有するTFTアレイの製造方法であって、

前記ホトマスクが、

前記露光時の露光機の照射光を、前記ホトレジストパターンの一部を除去する工程でレジストパターンが残存する照射光光量まで遮断する領域A*と、

前記露光時の露光機の照射光を、前記現像時にホトレジストが除去できる照射光光量まで透過させる領域C*と、

露光機の解像能力以下の寸法である透過／遮断パターンを有することにより、前記露光時の照射光光量が前記領域A*と前記領域C*の中間となる領域B*と、を備え。

前記透過／遮断パターンが、ホトマスクの全長にわたり、所定の幅dを有する透過部と所定の幅eを有する遮光部とを交互に設けたストライプ状であり、前記透過部の端部付近に突起部が設けられることにより、端部付近の透過部の面積が広げられていることを特徴とするTFTアレイの製造方法。

【請求項13】 前記突起部が前記透過部から凸型に0.1～0.5μm突き出していることを特徴とする請求項12記載のTFTアレイの製造方法。

【請求項14】 前記突起部の幅が0.5～2μmであり、前記透過部から凸型に0.1～0.5μm突き出していることを特徴とする請求項12記載のTFTアレイの製造方法。

【請求項15】 前記突起部が前記透過部の端部から1～3μmの位置に形成されることを特徴とする請求項14記載のTFTアレイの製造方法。

【請求項16】 前記遮光部の長さが前記透過部の長さよりも長く、遮光部の両端が透過部の両端よりも突き出していることを特徴とする請求項15記載のTFTアレ

イの製造方法。

【請求項17】 前記遮光部の長さが前記透過部の長さよりも長く、遮光部の両端が透過部の両端よりも0.1～0.5μm突き出していることを特徴とする請求項15記載のTFTアレイの製造方法。

【請求項18】 前記ホトレジストパターンが複数のホトマスクを使用して形成され、該複数のホトマスクの間の透過／遮断パターンの寸法のばらつきが±0.1μm以下であることを特徴とする請求項1、2、3、4、5、6、7、8、9、10、11、12、13、14、15、16または17記載のTFTアレイの製造方法。

【請求項19】 前記ホトレジストパターンが複数のホトマスクを使用して形成され、該複数のホトマスクの間の透過／遮断パターンの寸法のばらつきが±0.05μm以下であることを特徴とする請求項1、2、3、4、5、6、7、8、9、10、11、12、13、14、15、16、17または18記載のTFTアレイの製造方法。

【請求項20】 複数のホトマスクを使用した露光工程によって前記ホトレジストを感光させ、前記ホトマスクの領域A*で、TFTのソース電極およびドレイン電極を形成するためのホトレジストの厚い領域Aが形成され、前記ホトマスクの領域B*で、TFTのチャネル部を形成するためのホトレジストの薄い領域Bが形成され、前記ホトマスクの領域C*で、画素電極を露出させるためのホトレジストを除去した領域Cが形成されることを特徴とする請求項1、2、3、4、5、6、7、8、9、10、11、12、13、14、15、16、17、18または19記載のTFTアレイの製造方法。

【請求項21】 基板上にゲート配線を形成する工程と、前記ゲート配線を被覆する絶縁膜を形成する工程と、該絶縁膜上に半導体層を形成する工程と、該半導体層上に金属層を成膜する工程と、該金属層上にホトレジストを塗布する工程と、前記ホトマスクを使用し、露光機の照射光を照射して前記ホトレジストを感光させ現像をおこなうことにより、ホトレジストが厚く残された領域Aと、ホトレジストが薄く残された領域Bと、ホトレジストを除去した領域Cとを形成する工程と、

前記領域Cの金属層、半導体層をエッチングする工程と、

領域Aのホトレジストを残しつつ、領域Bのホトレジストを取り除く工程と、

領域Bの金属層および半導体層の一部をエッチングする工程と、を含むTFTアレイの製造方法であって、少なくとも領域AにTFTのソースおよびドレイン電極が形成され、かつ領域BにTFTのチャネル部が形成されることを特徴とする請求項1、2、3、4、5、6、7、8、9、10、11、12、13、14、15、16、17、18、19または20記載のTFTアレイの

製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶ディスプレイのTFTアレイの製造方法に関するものであり、特にホトレジストを感光させてホトレジストパターンを形成する際に使用するホトマスクに関するものである。

【0002】

【従来の技術】液晶ディスプレイは、対向する基板間に挟持された液晶に電界を加えることによって表示をおこなうものであり、CRTに比べ重量、消費電力が小さく携帯性に優れている。なかでも、基板に薄膜トランジスタ(TFT)などのスイッチング素子を設けて液晶に印加する電界の制御をおこなうアクティブマトリクス液晶ディスプレイ(AMLCD)は、表示品質がきわめて優れており、近年、幅広い用途に適用されている。

【0003】図1および図2を参照してアクティブマトリクス液晶ディスプレイ(AMLCD)を説明する。図1は、AMLCDの回路構成の一例を表わしており、いわゆるCs on Gate型と呼ばれるものである。ここで101は走査電圧を供給するためのゲート配線、102は信号電圧を供給するためのソース配線、103は液晶に電圧を印加する際のスイッチング素子として用いる薄膜トランジスタ(TFT)、104は光の透過/非透過のスイッチングを行なう液晶を等価回路的に容量で示したもの、105は液晶104に並列に配置されTFTの寄生容量の影響を低減するための保持容量、106は液晶104の片側の電極をコモン電圧に接続する接続部、107はゲート側外部回路をゲート配線101にTCPなどを用いて接続するためのゲート端子、108はソース側外部回路をソース配線102にTCPなどを用いて接続するためのソース端子、111はゲート配線101と接続されている配線、112はソース配線102と接続されている配線、113は配線111と配線112とを接続するための接続部である。114はソース配線がオーブンとなっている場合などに用いられるリペア配線である。図示はしていないが、TFTや高抵抗の線形あるいは非線形素子で形成され、ゲート端子107とソース端子108を信号印加時には電気的に分離し、高電圧の静電気が入った場合には電気的に接続するための素子をゲート端子107と配線111、およびソース端子108と配線112の間に設置してもよい。TFTアレイは以上説明したような図1のような形状で形成されることが多い。カラーフィルターが形成された対向基板と組み合わせ液晶を注入後、一般的に図中の点線で示した領域115の外側は切り離して液晶ディスプレイとする。

【0004】また、図1において、たとえばゲート配線と同じ材料を用いて形成したソース配線のリペア配線114が図示されているが、これは状況によっては形成し

なくともよい。

【0005】図2(a)は、図1のAMLCDのTFTアレイを部分拡大して示した平面図であり、図2(b)は図2(a)のX-X断面を表わした断面図である。端子部303は図2(a)の領域外にあるため、図2(b)にのみ図示されている。

【0006】図2において211は絶縁性基板、212は導電膜から形成されたゲート配線、221は保持容量電極、224はソース配線、225はドレイン電極、214は透明導電層より形成された画素電極である。Cs on Gate型では、ゲート配線212が保持容量電極221をかねており、画素電極214とのあいだに保持容量105が形成される。

【0007】図2のTFTアレイの製造工程を図3、図4および図5を用いて説明する。

【0008】まず、第1の絶縁性基板211上に第1の導電膜を成膜する。第1の導電膜は、たとえばCr、Al、Ti、Ta、Au、Ag、W、Mo、Mo-W、Cuなどの金属やこれらを主成分とする合金、もしくはこれらの積層からなり、スパッタ、蒸着、CVD、印刷法などの手法で成膜する。ついで写真製版およびそれに続くエッチング法などによりゲート配線212および保持容量電極221などを形成する(図3(a))。

【0009】ついで、プラズマCVD法などの各種CVD法やスパッタ法、蒸着、塗布法などでSi₃N₄などからなる絶縁膜216を成膜し、さらにプラズマCVD法などの各種CVD法やスパッタ法でa-Si:H膜217(水酸化非晶質シリコン膜)、リンなどの不純物をドーピングしたn+Si:H膜218を連続的に形成する。

【0010】つぎに、たとえばCr、Al、Ti、Ta、Au、Ag、W、Mo、Mo-W、Cuなどの金属やこれらを主成分とする合金、もしくはこれらの積層からなる第2の導電体層220を成膜する(図3(b))。

【0011】ついで、ホトレジストとして用いることのできる感光性有機物樹脂をまず全面に塗布する。ついでホトマスクを用いた露光により、ホトレジストパターン219を形成する(図3(c))。このホトレジストパターン219の形状を、詳細に説明する。

【0012】まず、少なくともものちに画素電極となる部分の一部はホトレジストを形成しない領域(領域C)とする。また、少なくともものちにソース電極およびドレン電極となる部分は、ホトレジストの厚さが厚い領域(領域A)とする。また、TFTのチャネル部226のように、のちに第2の導電体層220およびn+Si:H膜218をエッチングして取り除き、a-Si:H膜217を残したい部分については、ホトレジストの厚さの薄い領域(領域B)とする。

【0013】ついで、このホトレジストパターン219

を使用してエッチングを行なう。まず、第2の導電体層220をウェットあるいはドライエッチングなどでエッチングする。ついでn+Si:H膜218、a-Si:H膜217をエッチングする。領域Cの導電体層220、n+Si:H膜218、a-Si:H膜217が取り除かれる(図4(a))。

【0014】ついで、酸素プラズマなどのホトレジストの膜厚を低減できるプラズマを用いてアッシングを行ない、ホトレジストを削って領域Bからホトレジストを取り除く(図4(b))。このとき、領域Aのホトレジストの膜厚は初期の厚さよりも薄くなるが、つづく工程でのエッチング時にエッチングしない部分を充分保護できるような厚みを保つように、アッシングを制御する。

【0015】ついで、領域Bのホトレジストを除去したことにより露出した第2の導電体層220を、ウェットあるいはドライエッチングなどで取り除く。

【0016】ついで、少なくとも、領域Bのn+Si:H膜218をドライエッチングなどで取り除き、最後にホトレジストを剥離することで所定のパターンを形成する(図4(c))。

【0017】ついで、Si₃N₄やSiO₂など、あるいはこれらの混入物および積層物からなる絶縁膜で形成した保護膜222を成膜する。ゲート端子部、ソース端子部およびドレイン電極部などにコンタクトホール233を形成するためのホトレジストパターンを写真製版で形成し、ついでCF₄系などのガスを用いたドライエッチングやウェットエッチング法でコンタクトホール233を形成する。エッチング完了後、ホトレジストを除去する(図5(a))。

【0018】ついで、ITO、SnO₂、InZnOなどの透明導電膜あるいはこれらの積層、あるいは混合層からなる透明導電層を保護膜222上にスパッタ、蒸着、塗布、CVD、印刷法、ゾルゲル法などの手法で形成し、写真製版とそれに続くウェットあるいはドライエッチングなどにより画素電極214、上部パッド215などの所望のパターンを形成し、TFTアレイが形成される(図5(b))。

【0019】さらに、図示はしていないが、TFTアレイ上に配向膜を形成し、少なくとも表面に配向膜とコモン電極とを形成した対向基板と向かい合わせ、両者のあいだに液晶を注入し、アクティブラチクス液晶ディスプレイを形成する。以上の工程によって、TFTアレイおよびそれを用いた液晶ディスプレイが形成される。

【0020】ところで、図3(c)に示したような、ホトレジストの厚さが厚い領域A、厚さが薄い領域B、およびホトレジストが取り除かれた(厚さが実質的に零の)領域Cを有するホトレジストパターン219を形成するためには、ホトマスクとしていわゆるハーフトーンマスクを用いる。

【0021】ハーフトーンマスクとは、遮光膜の有無に

よって露光機からの照射光を透過もしくは遮断するという2値化処理に加え、中間的な露光をすることができるホトマスクである。中間的な露光は、照射光が透過する透過部と照射光が透過しない遮断部とを交互に配列して透過／遮断パターンを構成し、この透過／遮断パターンの空気周波数を露光機のパターン分解能力より充分高くすることにより得ることができる。露光機のパターン分解能力では、透過／遮断パターンを正確に露光することができず、ホトレジスト上では透過／遮断パターンの領域全体が中間的な露光量で露光される。

【0022】実際のハーフトーンマスクのパターンを、図6および図7に例示する。図6のマスクパターンSH1は、露光機の照射光を遮断する領域A1と、ホトレジストパターン219の領域B1に対応するハーフトーン領域B1とを有しており、ハーフトーン領域B1は、微細な矩形の透過部を複数ならべた透過／遮断パターンによって構成されている。露光機のパターン分解能力では、この微細な透過／遮断パターンを描画することはできないため、ハーフトーン領域B1全体が弱めに露光されることになる。

【0023】図7のマスクパターンSH2は、露光機の照射光を遮断する領域A2と、ホトレジストパターン219の領域Bに対応するハーフトーン領域B2とを有しており、ハーフトーン領域B2は、ストライプ状の透過／遮断パターンから構成されている。やはり、露光機のパターン分解能力では、この微細な透過／遮断パターンを描画することはできないため、ハーフトーン領域B2全体が弱めに露光されることになる。

【0024】図6あるいは図7のハーフトーンマスクを使用して形成したホトレジストパターンの厚さは、図8に示す模式図のようになる。図8は、ホトレジストの厚さを色の濃淡で表わしており、色の濃い部分はホトレジストの厚い領域を、色の薄い部分はホトレジストの薄い領域を表わしている。また、図9は図6あるいは図7のハーフトーンマスクを使用して露光を行なった場合の、TFTアレイ表面における露光量をシミュレーション(セイコーワンスツルメンツ製: LILE)した結果である。結果は、ハーフトーンマスクがない場合の露光量を1とした相対値で示してある。また、シミュレーションの条件は次のとおりである。

【0025】

シミュレーション条件: 露光波長g線=0.436μm
ステッパーの投影レンズの開口数(NA)=0.1

照明系コヒーレンシ(σ)=0.5

【0026】図8および図9から明らかのように、領域B(ハーフトーン領域B1、B2)のホトレジストの厚さは、領域Aのホトレジストより薄くなっている。しかし、領域B内におけるホトレジスト膜厚の均一性は悪く、ばらつきが見られる。

【0027】したがって、露光時の露光量の変動によ

り、領域Bのホトレジストが部分的に消失してしまったり、逆に領域Bのホトレジストが厚く残りすぎてアッショング時のホトレジスト除去時間の増加、あるいは部分的なホトレジストの除去不良が生じたりして、歩留りの低下、タクトの増加を招いていた。

【0028】また、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合、各領域Bの露光量にばらつきが生じ、やはりホトレジストの部分的消失、ホトレジスト除去時間の増加、部分的なホトレジストの除去不良などが生じ、歩留りの低下、タクトの増加を招いていた。

【0029】これらの理由から、必然的にTFTアレイの製造コストは増加し、また、ホトレジスト膜厚の不均一からTFTの形状不良が生じ、特にTFTチャネル部の長さのばらつきが大きくなり表示特性の劣化が生じていた。

【0030】

【発明が解決しようとする課題】本発明は以上のような従来の問題点に鑑みてなされたものであって、ハーフトーンマスクを使用してホトレジストパターンを形成する際に、ハーフトーン領域でのホトレジスト膜厚の均一性を高め、高歩留まり、低タクトを実現するとともに、TFTのチャネル長のばらつきを抑制し、高品質な表示を得ることを目的とする。

【0031】

【課題を解決するための手段】前述の課題を解決するために、本発明は、ハーフトーン領域でのホトマスクの寸法精度を0.1μm以下、望ましくは0.05μm以下に設定することで、膜厚の均一性を高める。

【0032】また、ハーフトーン領域の両端部のホトマスク形状を変更し、両端部の露光量を増加させる。

【0033】さらに、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合、これら複数のホトマスクの間の寸法のばらつきを±0.1μm以下、望ましくは0.05μm以下に設定することで、各ハーフトーン領域間でホトレジストの膜厚が同一になるようになる。

【0034】

【発明の実施の形態】実施の形態1

本発明の実施の形態を図10、図11および図12を使用して詳細に説明する。

【0035】まず、第1の絶縁性基板211上に第1の導電膜を成膜する。第1の導電膜は、たとえばCr、Al、Ti、Ta、Au、Ag、W、Mo、Mo-W、Cuなどの金属やこれらを主成分とする合金、もしくはこれらの積層からなり、スパッタ、蒸着、CVD、印刷法などの手法で成膜する。ついで写真製版およびそれに続くエッチング法などによりゲート配線212および保持容量電極221などを形成する(図10(a))。

【0036】ついで、プラズマCVD法などの各種CVD

D法やスパッタ法、蒸着、塗布法などにより、Si₃N₄などあるいはこれらの物質で化学量論組成より幾分ずれたものあるいはそれらの組成物からなる絶縁膜216を成膜する。さらに、プラズマCVD法などの各種CVD法やスパッタ法により、不純物をドーピングしていない、あるいは意図的にドーピングしていてもその不純物の濃度が50ppm程度以下または実使用電圧条件の暗時のリーク電流が50pAを超えない程度以下にドーパントの濃度が控えてあるチャネル用半導体層として用いるa-Si:H膜(水酸化非晶質シリコン膜)217、金属とのコンタクトを得るためにリン、アンチモン、ボロンなどの不純物を膜中に原子比でたとえば0.05%以上存在させた高濃度に不純物をドーピングした半導体層、たとえばn+Si:H膜やマクロクリスタルn+Si層を連続的に形成する(図中ではn+Si:H膜218を例示した)。

【0037】つぎに、たとえばCr、Al、Ti、Ta、Au、Ag、W、Mo、Mo-W、Cuなどの金属やこれらを主成分とする合金、もしくはこれらの積層からなる第2の導電膜220を成膜する(図10(b))。

【0038】つぎに、ホトレジストをまず全面に塗布する。ついでホトマスクを用いた露光によりホトレジストパターン219を形成する(図10(c))。ホトレジストパターン219の形状は次のようにする。

【0039】まず、少なくともものちに画素電極となる部分の一部など、導電体層220、n+Si:H膜218およびa-Si:H膜217を取り除く部分についてはホトレジストを形成しない領域(領域C)とする。また、少なくともものちにソース電極およびドレイン電極となる部分は、ホトレジストの厚さが厚い領域(領域A)とする。また、TFTのチャネル部226のように、のちに第2の導電体層220およびn+Si:H膜218をエッチングして取り除き、a-Si:H膜217を残したい部分については、ホトレジストの厚さの薄い領域(領域B)とする。

【0040】ゲート配線212上かつ隣り合うソース配線間は、少なくとも一部を領域Cとして、導電体層220、n+Si:H膜218に加えa-Si:H膜217も取り除き、電気的に隣り合うソース配線間は電気的に絶縁状態に(半導体層が連続していない状態に)しておくことが望ましい。

【0041】このような場所によって厚さの異なるホトレジストパターンを形成するために、ハーフトーンマスクを使用する。以下、このハーフトーンマスクについて説明する。なお、本実施の形態ではポジ型のホトレジストを使用しているが、ネガ型のホトレジストであっても、基本的に同じ方法でホトレジストパターンを形成することができる。

【0042】まず、ホトレジストのない領域Cを形成す

る部分は、ホトマスク上をほぼ透明な状態としておき、充分に露光光を透過させ、ホトレジストが現像時に残存しないよう充分な光量をあてるように設定する。この結果、現像時にホトレジストはすべて除去され、ホトレジストの存在しない領域Cが形成される。

【0043】一方、ホトレジストの厚さの厚い領域Aを形成する部分は、露光光が透過しないように、ホトマスク上にC_rなどの光を通さない材料の層を充分な厚さで形成しておく。この結果、この部分のホトレジストには露光時に充分な照射光が当たらないため、現像時にホトレジストが充分な厚さで残存する領域Aを実現することができる。

【0044】ホトレジストの厚さが薄い領域Bを形成する部分は、ホトマスク上に露光光が透過する透過部と露光光が透過しない遮断部とを交互に設け、透過／遮断パターンを構成する。この透過／遮断パターンの空気周波数を露光機のパターン分解能力より充分高くすることにより、領域Aと領域Cのあいだの中間的な露光量が得られるようになる。

【0045】ホトマスク上に、露光光が透過する領域、透過しない領域、そして透過／遮断パターンを設けることにより、領域C、領域A、領域Bの膜厚の異なる三種類の領域からなるホトレジストパターンを形成することができる。露光量あるいは光量は照射される光強度×時間で示される。

【0046】前記のようにホトマスクによる露光量の調整によって、現像時にホトレジストの厚みは領域A>領域B>領域C（実質的に0）となることが実現される。

【0047】しかし、すでに図8および図9で説明したように、従来のハーフトーンマスクを用いて領域A、領域B、領域Cを形成した場合、領域Bのホトレジストの膜厚の均一性が悪く、さらに露光時の露光量の変動により、領域Bでのホトレジストが部分的に消失したり、逆にホトレジストが厚く残ってアッティング時のホトレジスト除去時間が増加したり、部分的にホトレジストの除去不良が生じたりしていた。

【0048】加えて、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合、各領域Bの露光量にばらつきが生じ、やはりホトレジストの部分的消失、ホトレジスト除去時間の増加、部分的なホトレジストの除去不良などが生じていた。

【0049】ホトレジストの膜厚が不均一となる原因の一つは、透過／遮断パターンの寸法精度にある。

【0050】図6に示した従来のホトマスクSH1において、透過／遮断パターンは長さa、幅cの矩形の透過部と長さbの遮光部とを交互に配置して構成されている。この透過／遮断パターンにおいて、寸法aに誤差が生じた場合の、領域B中央部でのホトレジストの膜厚を図13に示している。一般的に、マスクパターンの寸法誤差は、マスクをパターニングする際のオーバーエッチ

ング／アンダーエッチングにより生じる。したがって、寸法aに誤差が生じた場合でも、寸法a+bはほぼ一定と考えることができる。したがって、図13においては、寸法a+bは一定であると仮定している。

【0051】寸法aが設計通りで誤差がない場合、領域Bのホトレジストの膜厚は領域Aの膜厚の約半分（0.5）である。寸法aの誤差が0.1μmを超えた場合、領域Bのホトレジストの膜厚が1.0、すなわち領域Aと同等となったり、あるいはホトレジストの膜厚が0、すなわち領域Cと同等となったりする。

【0052】従来の、一般的なTFTアレイを形成するためのホトマスクの寸法誤差は±0.1μmよりも大きいため、透過／遮断パターンの寸法誤差により、領域Bのホトレジストの膜厚が1.0、すなわち領域Aと同等となったり、あるいはホトレジストの膜厚が0、すなわち領域Cと同等となったりする。このため領域Bを形成する際の歩留まり低下が生じていた。

【0053】そこで本実施の形態では、ホトマスクの少なくとも透過／遮断パターンの寸法誤差を±0.1μm以下とする。これにより、領域Bのホトレジストが部分的に消失したり、逆にホトレジストが厚く残ってアッティング時のホトレジスト除去時間が増加したり、部分的にホトレジストの除去不良が生じたりすることがなくなり、歩留まりの向上、タクト短縮をはかることが可能となる。

【0054】さらに、透過／遮断パターンの寸法誤差を±0.05μm以下とすることにより、領域B内のホトレジストの膜厚均一性は一層向上し、露光時の露光量や続く工程での領域Bのレジスト除去量にばらつきが生じた場合でも、ホトレジストの部分的消失や除去不良が減少し、大幅な歩留まり向上が可能となる。

【0055】さらに、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合には、これらホトマスクの透過／遮断パターンの寸法のばらつきが0.1μm以下となるように複数のホトマスクを選択し、これらのホトマスクを使用して露光を行なうことにより、複数の領域Bの間の膜厚のばらつきを抑制することができ、領域Bのホトレジストが部分的に消失したり、逆に部分的にホトレジストの除去不良が生じたりすることがなくなる。さらに、複数のホトマスクを透過／遮断パターンの寸法のばらつきが±0.05μm以下となるように選択して使用すれば、露光機の露光量がばらつくことを考慮しても、複数の露光領域に対し同一の露光条件で露光することが可能となる。

【0056】このようなホトマスクを使用してホトレジストパターン219を形成し、まず第2の導電体層220をウェットあるいはドライエッチングなどでエッチングし、ソース配線、ソース電極およびドレイン電極を形成する。ついでn+S i : H膜218およびa-S i : H膜217をエッチングする。このエッチングはたとえ

ばH C Iを主成分とするガスやC F₄を主成分とするガス、C F₄とO₂の混合ガス、S F₆を主成分とするガスなどで行なう。この結果、少なくとも画素電極となる部分でかつ光を透過させようとする部分のn+S i : H膜218およびa-S i : H膜217は取り除かれる。また、ゲート配線に外部から信号を入力するためT C Pなどと接続する端子部303や、静電気防止のため直接あるいはT F Tや抵抗を介してソース配線と短絡する部分においては、この工程でn+S i : H膜218およびa-S i : H膜217を除去してもよい(図11(a))。

【0057】ついで、酸素プラズマなどのホトレジストの膜厚を低減できるプラズマを用いてアッティングを行ない、ホトレジストを削って領域Bからホトレジストを取り除く(図11(b))。このとき領域Aのホトレジストの膜厚は初期の膜厚より薄くなるが、つづくエッティング時にエッティングしない部分を充分保護できるように充分な厚みを保持しておく。なお、n+S i : H膜218、a-S i : H膜217を除去する際のドライエッチで領域Bのホトレジストを削ってもよい。

【0058】このとき、前記ホトマスクパターンにより露光された領域Bでのホトレジストの膜厚均一性が良好であるため、ホトレジスト残の低減が可能となり、ホトレジスト除去の歩留りの向上、ホトレジスト除去タクトの短縮が可能となる。また、B領域のホトレジストの除去後の領域Aのホトレジストの形状が良好となり、T F Tチャネル部226の第2の導電層220の除去を正確に行なうことができ、したがって、とくにT F Tのチャネル長の制御が容易となり表示品質の向上が可能となる。

【0059】また、高電圧の静電気に対する保護のために表示部以外にT F Tを形成する場合、このT F Tと表示部のT F Tの領域Bを形成するマスクパターンを同等とすることで、レジスト膜厚を同等にすることが可能となり、歩留まり向上ができる。

【0060】ついで、領域Bのホトレジストを除去したことにより露出した部分、少なくともT F Tチャネル部226の第2の導電層220をウェットあるいはドライエッティングなどでエッティングする。

【0061】ついで、少なくともT F Tチャネル部226のn+S i : H膜218をドライエッティングなどで取り除き、最後にホトレジスト219を剥離することで所定のパターンを形成する(図11(c))。

【0062】ついで、S i₃N₄やS iO₂など、あるいはこれらの混入物および積層物からなる絶縁膜で形成した保護膜222を成膜する。ゲート端子部、ソース端子部およびドレイン電極部などにコンタクトホール233を形成するためのホトレジストパターンを写真製版で形成し、ついでC F₄系などのガスを用いたドライエッティングやウェットエッティング法でコンタクトホール233

を形成する。エッティング完了後、ホトレジストを除去する(図12(a))。

【0063】ついで、I T O、S nO₂、I nZ nOなどの透明導電膜あるいはこれらの積層、あるいは混合層からなる透明導電層を保護膜222上にスパッタ、蒸着、塗布、C V D、印刷法、ゾルゲル法などの手法で形成し、写真製版とそれに続くウェットあるいはドライエッティングなどにより画素電極214、上部パッド215などの所望のパターンを形成し、T F Tアレイが形成される(図12(b))。

【0064】さらに、図示はしていないが、T F Tアレイ上に配向膜を形成し、少なくとも表面に配向膜とコモン電極とを形成した対向基板と向かい合わせ、両者のあいだに液晶を注入し、アクティブマトリクス液晶ディスプレイを形成する。以上の工程によって、T F Tアレイおよびそれを用いたアクティブマトリクス液晶ディスプレイが形成される。

【0065】実施の形態2

実施の形態1では、ホトマスクの透過／遮断パターンの寸法誤差が±0.1μm以下、望ましくは0.05μm以下となるようにして、領域B内の膜厚の均一性を高めた。また、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合には、これら複数のホトマスクを、透過／遮断パターンの寸法のばらつきが±0.1μm以下、望ましくは0.05μm以下となるように選択することにより、同一の露光条件で露光を行ない露光機の露光量がばらついたとしても、複数の領域B間での膜厚のばらつきは抑えられ、ホトレジストが部分的に消失したり、部分的にホトレジストの除去不良が生じたりすることを防止した。

【0066】本実施の形態は、透過／遮断パターンを補正することにより、領域B内におけるホトレジストの膜厚のばらつきを抑えることを目的とする。

【0067】本実施の形態によるフォトマスクのパターンS H 3を図14に示す。

【0068】図14のマスクパターンS H 3は、露光機の照射光を遮断する領域A3と、ホトレジストパターン219の領域Bに対応するハーフトーン領域B3とを有しており、ハーフトーン領域B3が、複数の矩形の透過部と遮光部とを交互に配置した透過／遮断パターンで構成されている点で、図6に示した従来のマスクパターンS H 1と同一である。しかし、従来のマスクパターンS H 1では、図8および図9に示したように、特に領域Bの端部付近で露光量が不足し、ホトレジストの膜厚が厚くなってしまうといった問題があった。

【0069】そこで本実施の形態では、複数ある透過部のうち両端部に位置する透過部P E 1の面積を他の透過部よりも大きくした。

【0070】両端の透過部P E 1はそれぞれ長さa1、幅c1であり、隣の透過部P E 2は長さa2、幅c2で

ある。

【0071】透過部PE1の長さa1と透過部PE2の長さa2をa1>a2とすると、透過部の面積はPE1>PE2となり、ホトマスクパターンの領域Bの両端部の露光量を増加させることができる。とくに、a2+0.1μm<a1<a2+0.5μmの範囲であればホトマスクパターンを製造精度の範囲内でホトマスクを形成でき、かつ領域B全体の露光量の均一性を良好にすることができる。例として、a1=a2+0.25μmなどがあげられる。

【0072】また、透過部PE1の幅c1と透過部PE2の幅c2を、c1>c2とすると、透過部の面積はPE1>PE2となり、領域Bの両端部の露光量を増加させることができる。とくにc2+0.1μm<c1<c2+0.5μmの範囲内であればホトマスクパターンの製造精度の範囲内でホトマスクを形成でき、かつ領域B全体の露光量の均一性を良好にすることができる。例としてc1=c2+0.6μmなどがある。

【0073】また、ホトマスクパターンの端辺と透過部PE1との距離b1、および透過部PE1と透過部PE2のあいだ遮光部の長さb2を、b2>b1とすると、領域Bの端部付近で透過部の占める割合が大きくなるため、露光量を増加させることができる。とくにb1+0.1μm<b2<b1+0.5μmの範囲内であればホトマスクパターンの製造精度の範囲内でホトマスクを形成でき、かつ領域B全体の露光量の均一性を良好にすることができる。例としてb2=b1+0.25μmなどがある。

【0074】以上述べたように、マスクパターンの形状を、領域Bの端部に近づくほど透過部の割合が大きくなるように設定することによって、領域Bの端部近傍での露光量を増加させ、領域B全体の露光量の均一性を良好にすることができる。

【0075】また、領域Bの露光量を均一にするためのホトマスクのパターンとしては、前記した3つのパターンが考えられ、いずれか一つを用いることでホトレジストの膜厚の均一化が図れるが、2つ以上の組み合わせを用いるとさらに均一性を向上させることができる。

【0076】前記のホトマスクを使用して、形成されるホトレジストの厚みは領域A>領域B>領域Cに設定でき、かつ露光されたホトレジストの膜厚の均一性は良好となる。

【0077】また、同一基板内に形成される各領域Bについては、マスクパターンの寸法a1、a2、b1、b2、c1、c2の大きさが同程度であるハーフトーンマスクを使用することで、同一基板内に形成される領域Bのホトレジストの膜厚の均一性が良好となる。

【0078】また、これらホトマスクの透過/遮断パターンの補正は、各画素のTFTの領域Bだけでなく、静電気に対する保護のためにTFTを用いて形成される素

子などの形成時にも応用することができ、同様にホトレジストの膜厚の均一性を良好とすることができます。

【0079】また、前記素子および各画素のTFTなどの、同一基板内に形成される各領域Bの大きさを同程度として、領域Bのホトレジスト除去の均一性が向上し、ホトレジストの部分的消失や、ホトレジストの部分的除去不良を防止することができ、歩留まりの向上が期待できる。

【0080】さらに、これら前記素子および各画素のTFTなどの、同一基板内に形成される各領域Bについて、マスクパターンの寸法a1、a2、b1、b2、c1、c2の大きさが同程度であるハーフトーンマスクを使用することで、同一基板内に形成される領域Bのホトレジストの膜厚の均一性が良好となる。

【0081】実施の形態3
実施の形態1および実施の形態2とは別の形状のハーフトーンマスクを用いて、領域Bを形成することもできる。

【0082】図7に示した従来のホトマスクSH2において、領域Bを形成するための透過/遮断パターンは、ホトマスクの全長にわたり所定の幅dを有する透過部と、ホトマスクの全長にわたり所定の幅eを有する遮光部とを交互に設けたストライプ状である。

【0083】この透過/遮断パターンにおいて、透過部の幅dに寸法の誤差が生じた場合、領域B中央部でのホトレジストの膜厚は図13のようになる。ここで、幅d+eは一定と仮定した。幅dの寸法が設計通りで誤差がない場合、領域Bのホトレジストの膜厚は領域Aの膜厚の約半分(0.5)である。幅dの誤差が0.1μmを超えた場合、B領域のホトレジストの膜厚が1.0、すなわち領域Aと同等となったり、あるいはホトレジストの膜厚が0、すなわち領域Cと同等となったりする。

【0084】従来の、一般的なTFTアレイを形成するためのホトマスクの寸法誤差は±0.1μmよりも大きいため、透過/遮断パターンの寸法誤差により、領域Bのホトレジストの膜厚が1.0、すなわち領域Aと同等となったり、あるいはホトレジストの膜厚が0、すなわち領域Cと同等となったりする。このため領域Bを形成する際の歩留まり低下が生じていた。

【0085】そこで本実施の形態では、ホトマスクの少なくとも透過/遮断パターンの寸法誤差を±0.1μm以下とする。これにより、領域Bのホトレジストが部分的に消失したり、逆にホトレジストが厚く残ってアッシング時のホトレジスト除去時間が増加したり、部分的にホトレジストの除去不良が生じたりすることがなくなり、歩留まりの向上、タクト短縮をはかることが可能となる。さらに、透過/遮断パターンの寸法誤差を±0.05μm以下とすることにより、領域B内のホトレジストの膜厚均一性は一層向上し、露光時の露光量や続く工程での領域Bのレジスト除去量にばらつきが生じた場合

でも、ホトレジストの部分的消失や除去不良はなく、大幅な歩留まり向上が可能となる。

【0086】さらに、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合には、これらホトマスクの透過／遮断パターンの隣り合う一対の透過部および遮光部の幅 $d + e$ の寸法のばらつきが $0.1\mu\text{m}$ 以下となるように複数のホトマスクを選択し、これらのホトマスクを使用して露光を行なうことにより、複数の領域B間の膜厚のばらつきを抑制することができ、領域Bのホトレジストが部分的に消失したり、逆に部分的にホトレジストの除去不良が生じたりすることがなくなる。さらに、複数のホトマスクを透過／遮断パターンの寸法のばらつきが $\pm 0.05\mu\text{m}$ 以下となるように選択して使用すれば、露光機の露光量がばらつくことを考慮しても、複数の露光領域に対し同一の露光条件で露光することが可能となる。

【0087】実施の形態4

実施の形態3では、ホトマスクの透過／遮断パターンの寸法誤差が $\pm 0.1\mu\text{m}$ 以下、望ましくは $0.05\mu\text{m}$ 以下となるようにして、領域B内の膜厚の均一性を高めた。また、一枚の基板に対し複数のハーフトーンマスクを使用して露光を行なう場合には、これら複数のホトマスクを、透過／遮断パターンの寸法のばらつきが $\pm 0.1\mu\text{m}$ 以下、望ましくは $0.05\mu\text{m}$ 以下となるように選択することにより、同一の露光条件で露光を行ない露光機の露光量がばらついたとしても、複数の領域B間での膜厚のばらつきは抑えられ、ホトレジストが部分的に消失したり、部分的にホトレジストの除去不良が生じたりすることを防止した。

【0088】本実施の形態は、透過／遮断パターンを補正することにより、領域B内におけるホトレジストの膜厚のばらつきを抑えることを目的とする。

【0089】本実施の形態によるフォトマスクのパターンSH4を図15に示す。

【0090】図15のマスクパターンSH4は、露光機の照射光を遮断する領域A4と、ホトレジストパターン219の領域Bに対応するハーフトーン領域B4とを有しており、ハーフトーン領域B4が、ホトマスクの全長にわたり、所定の幅 d を有する透過部と所定の幅 e を有する遮光部とを交互に設けたストライプ状の透過／遮断パターンで構成される点で、図7に示した従来のマスクパターンSH2と同一である。しかし、従来のマスクパターンSH2では、図8および図9に示したように、特に領域Bの端部付近で露光量が不足し、ホトレジストの膜厚が厚くなってしまうといった問題があった。

【0091】そこで本実施の形態では、ストライプ状の透過部の両端部に補正パターンとして突起部PR1、PR2、PR3、PR4を設け、領域Bの両端部での露光量を増加させる。

【0092】各突起部PR1、PR2、PR3、PR4

の透過部からの突出量は f 、幅は g であり、各突起部からホトマスク端部までの寸法は h である。

【0093】このとき、 $d < e$ 、 $f > 0.1\mu\text{m}$ 、 $g \geq 0.5\mu\text{m}$ 、 $h > 0.5\mu\text{m}$ となるように透過／遮断パターンを形成する。突起部PR1、PR2、PR3、PR4をストライプ状の透過部の両端に設けたことで、領域Bの両端部の露光量を増加できる。とくに $e - 0.5\mu\text{m} \leq d \leq e - 0.1\mu\text{m}$ 、 $0.1\mu\text{m} < f < 1.0\mu\text{m}$ 、 $g > 0.5\mu\text{m}$ 、 $0.5\mu\text{m} < h < 2.0\mu\text{m}$ の範囲であればホトマスクパターンの製造精度の範囲内で、ホトマスクを形成でき、かつ領域B全体の露光量の均一性を良好にすることができる。

【0094】例として $d = 1.1\mu\text{m}$ 、 $e = 1.4\mu\text{m}$ 、 $f = 0.3\mu\text{m}$ 、 $g = 1.8\mu\text{m}$ 、 $h = 0.9\mu\text{m}$ などがある。

【0095】さらに、ストライプ状の遮光部の長さをストライプ状の透過部の長さよりも長くし、ストライプ状遮光部の両端が寸法 k だけストライプ状透過部の端部よりも突き出るようにすることにより、さらに均一な露光量分布を得ることができる。このとき、 $0.1\mu\text{m} < k < 0.5\mu\text{m}$ の範囲内でホトマスクパターンを形成する。

【0096】透過部に突起突起部PR1、PR2、PR3、PR4を設けることに加え、遮光部を突き出させることにより、さらにB領域のホトレジストの膜厚の均一性が良好となり、ホトレジスト除去の歩留りの向上、ホトレジスト除去のタクトの短縮が可能となる。また領域Bのホトレジストの膜厚均一性が良好となるため、領域Bのホトレジストを除去した後の領域Aの第2の導電膜の形状が良好となり、とくにTFTのチャネル長の抑制が容易となり表示品質の向上が可能となる。

【0097】図15のハーフトーンマスクを使用して形成したホトレジストパターンの厚さは、図16に示す模式図のようになる。図16は、ホトレジストの厚さを色の濃淡で表わしており、色の濃い部分はホトレジストの厚い領域を、色の薄い部分はホトレジストの薄い領域を表わしている。また、図17は図15のハーフトーンマスクを使用して露光を行なった場合の、TFTアレイ表面における露光量をシミュレーション（セイコーアイノルメンツ製：LILE）した結果である。結果は、ハーフトーンマスクがない場合の露光量を1とした相対値で示してある。また、シミュレーションの条件は次のとおりである。

【0098】

シミュレーション条件：露光波長 g 線 $= 0.436\mu\text{m}$ 、ステッパの投影レンズの開口数（NA） $= 0.1$

照明系コヒーレンシ（ σ ） $= 0.5$

【0099】図8および図9に示した従来のホトマスクと比較して、明らかにB領域両端での露光量が均一となっており、B領域内の膜厚の均一性が向上している。

【0100】実施の形態5

前記実施の形態1ないし実施の形態4では、保持容量105が画素電極214と隣接する画素のゲート配線212（保持容量電極221をかねている）とのあいだで形成される、いわゆるC_s On gate構造に関して説明したが、保持容量電極をゲート配線とは別に形成した共通配線構造としてもよい。共通配線構造はゲート信号の遅延が生じにくく有利である。

【0101】回路図を図18に示す。ここで保持容量105は共通配線120に接続されている。また、共通配線120はコンタクトホールを介して、共通配線引き出し線121に接続されている。コモン電圧は共通配線引き出し線に接続されている共通配線端子を介して外部から印加される。その他の部分の機能と図中参照番号は図1と同様であるので説明は省略する。

【0102】図18に示したような共通配線構造の液晶ディスプレイにおいて、TFTアレイはたとえば図19に示すような平面および断面構造をとる。

【0103】図18および図19に示すように、共通配線構造をとる場合には、ゲート配線と平行に引き出される共通配線120（保持容量電極221）と共通配線120をまとめゲート配線101（ゲート配線212）と垂直に走る共通配線引き出し線121が必要となる。共通配線120（保持容量電極221）はゲート配線101（ゲート配線212）と同じ材料で同時に、つまり第1の導電膜で形成することが最も好ましく、共通配線引き出し線121は少なくともゲート配線101と交差する部分124においてはゲート配線101とは異層の材料、たとえばソース配線と同一の第2の金属層で形成する。共通配線引き出し線121のうち、ゲート配線101と交差する部分以外は、ゲート配線101と同じ材料で同時に、つまり第1の導電膜で形成してもよい。

【0104】実施の形態6

実施の形態1ないし実施の形態5においては、液晶に電圧を印加するコモン電極が対向基板にある場合について説明したが、広視野角を実現できるIn-Plane-switchingモードの液晶ディスプレイなど、TFTアレイに液晶に電界を印加するためのすべての電極がある場合に関しても適用できる。この場合にはたとえば画素電極214は透明導電膜である必要はなく、Crなどの金属でもよい。本実施の形態のTFTアレイの平面図を図20に示す。ここで、図中の参照番号については、図2、図19と同じものを使用している。図20(a)において画素電極214は図13(b)の工程で形成する。図20(b)において画素電極232は図12(c)のドレイン電極225形成時に同時に形成する。この場合、図13(b)の工程は行わない。

【0105】実施の形態7

実施の形態1ないし実施の形態6においては、半導体層はa-Siであったが、Poly-Siであってもよ

い。

【0106】

【発明の効果】以上のように本発明によれば、TFTのチャネル部を形成するためのホトレジストの厚みを制御するために、ホトマスクの寸法精度、とくにハーフトーン露光を行なうための透過／遮断パターンの寸法精度を向上させるとともに、透過／遮断パターンの形状を工夫することで、ホトレジストの膜厚均一性、膜厚形成の再現性を向上させることができ、歩留りの向上、コスト低下が可能となる。またTFTのチャネル長変化が抑制できるため表示品質向上を実現することができる。

【図面の簡単な説明】

【図1】アクティブマトリクス液晶ディスプレイの回路構成の一例を表わす図である。

【図2】図1のアクティブマトリクス液晶ディスプレイのTFTアレイについて、平面を部分拡大して示した図2(a)と、図2(a)のX-X断面を表わした図2(b)である。

【図3】図2のTFTアレイの製造工程を説明する図である。

【図4】図2のTFTアレイの製造工程を説明する図であり、図3に引き続く工程を表わす図である。

【図5】図2のTFTアレイの製造工程を説明する図であり、図4に引き続く工程を表わす図である。

【図6】ハーフトーンマスクのパターンの一例を示した図である。

【図7】ハーフトーンマスクのパターンのほかの例を示した図である。

【図8】ホトレジストの膜厚分布を説明する模式図である。

【図9】TFTアレイ表面における露光量をシミュレーションした結果を表わした図である。

【図10】TFTアレイの製造工程を説明する図である。

【図11】TFTアレイの製造工程を説明する図であり、図10に引き続く工程を表わす図である。

【図12】TFTアレイの製造工程を説明する図であり、図11に引き続く工程を表わす図である。

【図13】透過／遮断パターンの寸法誤差と、ホトレジストの膜厚との関係を説明する図である。

【図14】本実施の形態によるフォトマスクのパターンの一例を示す図である。

【図15】本実施の形態によるフォトマスクのパターンのほかの例を表わす図である。

【図16】ホトレジストパターンの膜厚分布を説明する模式図である。

【図17】TFTアレイ表面における露光量をシミュレーションした結果を表わした図である。

【図18】共通配線構造の液晶ディスプレイについて、回路構成を説明する図である。

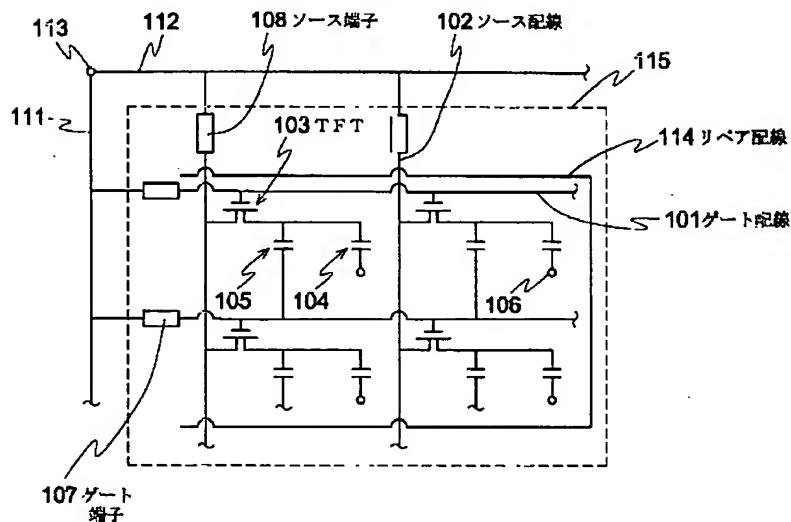
【図19】図18のアクティブマトリクス液晶ディスプレイのTFTアレイについて、平面を部分拡大して示した図19(a)と、図19(a)のY-Y断面を表わした図19(b)である。

【図20】In-Plane-switchingモードの液晶ディスプレイにおけるTFTアレイを説明する図である。

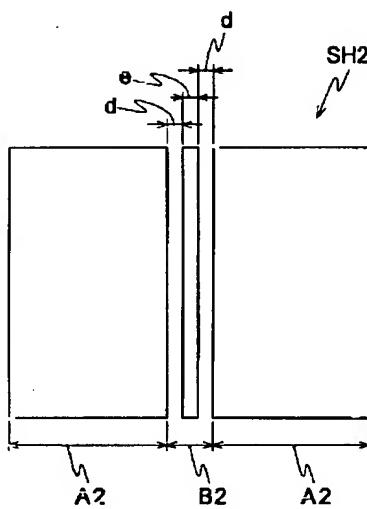
【符号の説明】

101 ゲート配線	108 ソース端子
102 ソース配線	211 絶縁性基板
103 薄膜トランジスタ (TFT)	212 ゲート配線
104 液晶容量	214 画素電極
105 保持容量	216 絶縁膜
107 ゲート端子	217 a-Si:H膜
	218 n+Si:H膜
	219 ホトレジストパターン
	220 第2の導電体層
	221 保持容量電極
	224 ソース配線
	225 ドレイン電極
	226 TFTチャネル部
	233 コンタクトホール

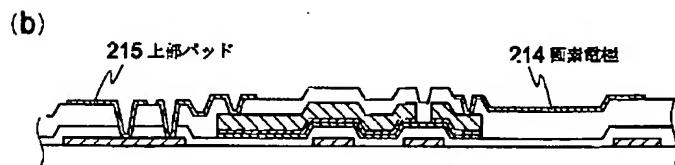
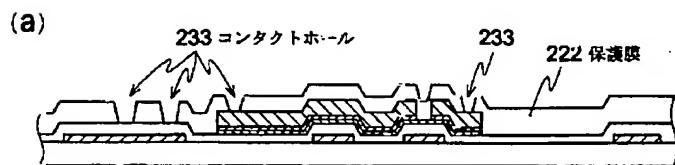
【図1】



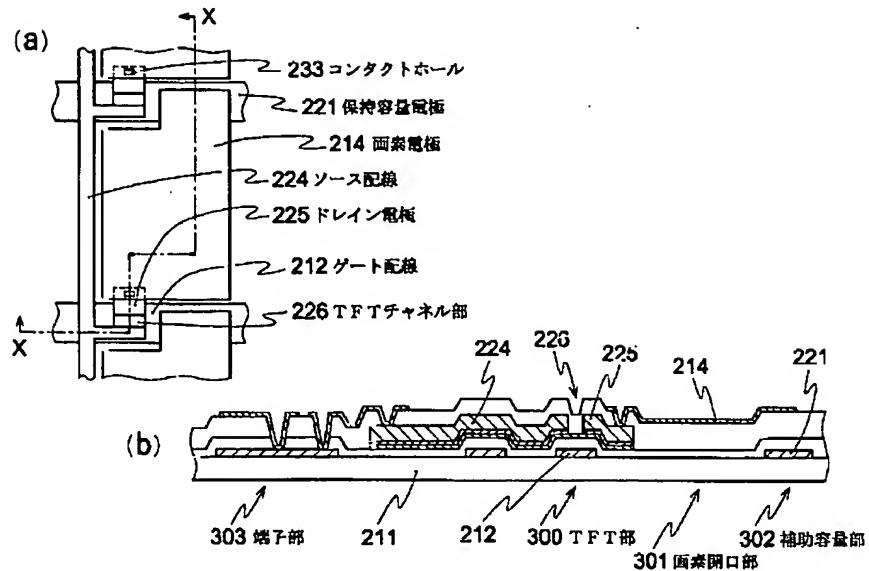
【図7】



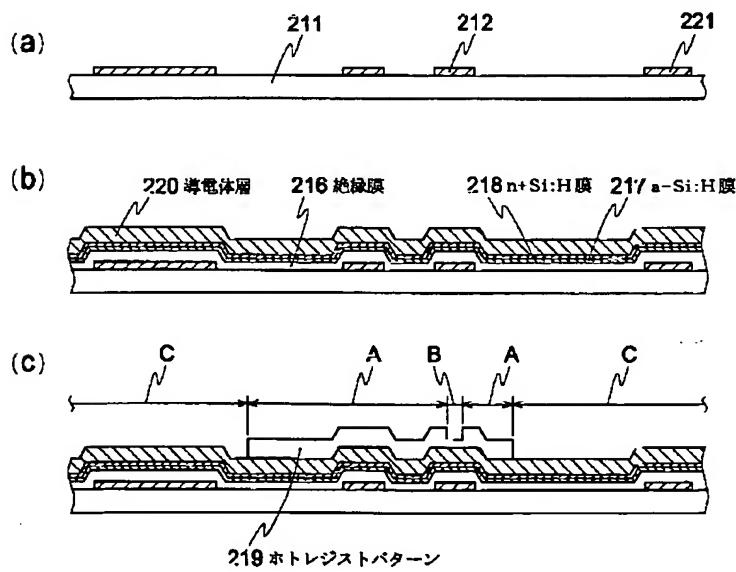
【図5】



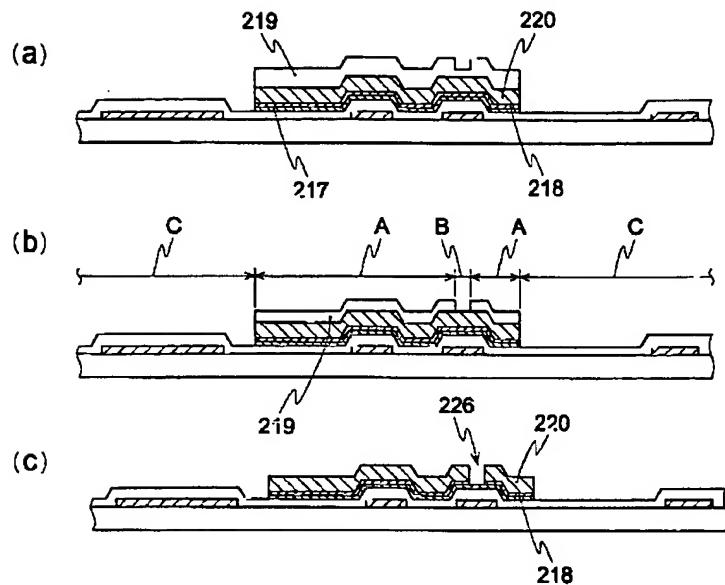
【図2】



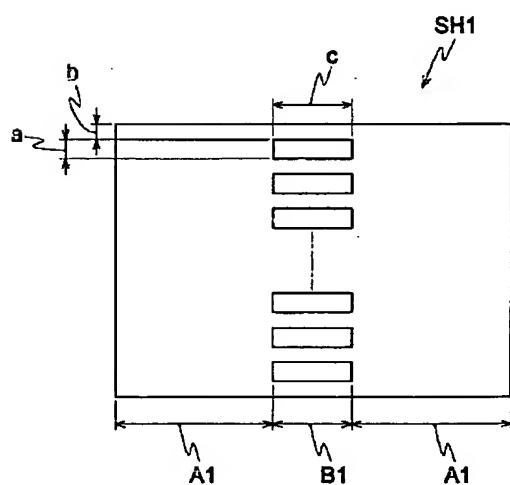
【図3】



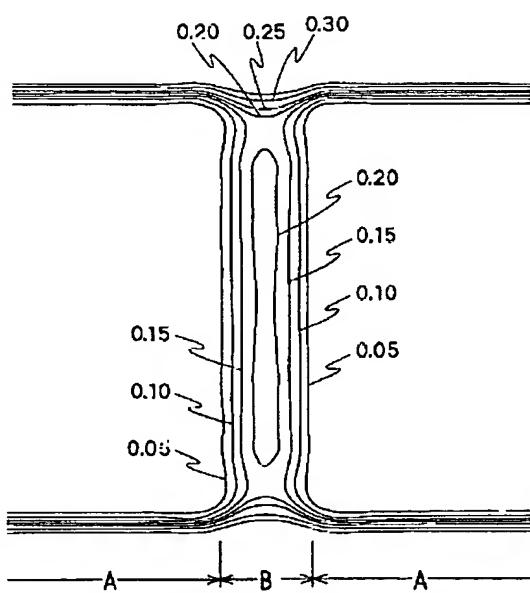
【図4】



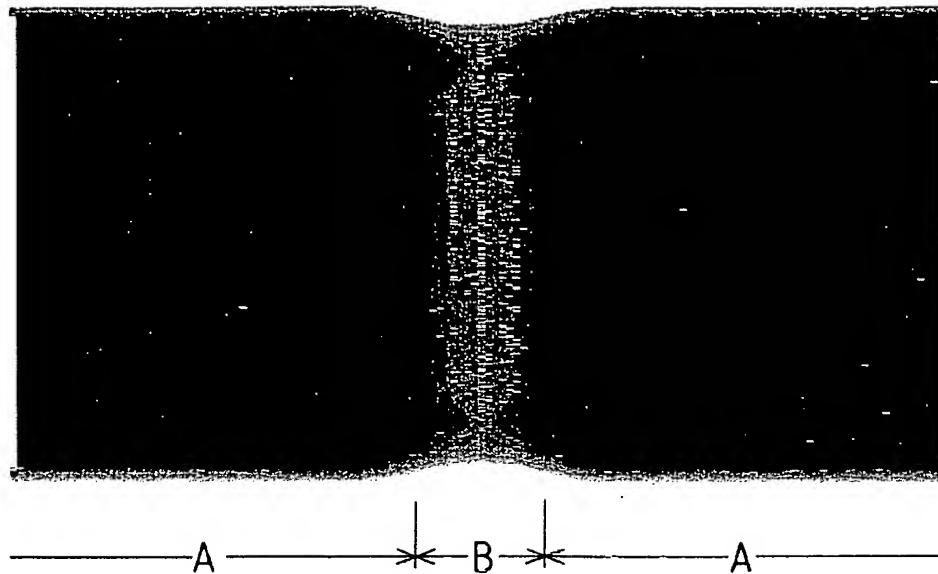
【図6】



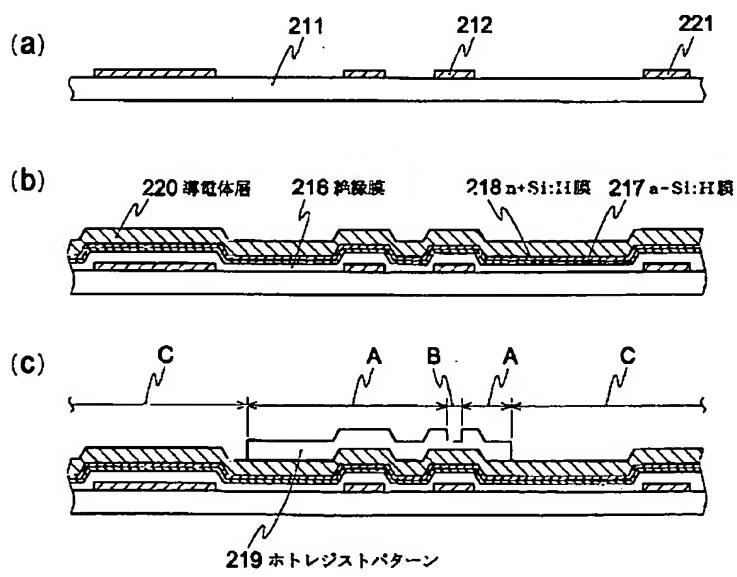
【図9】



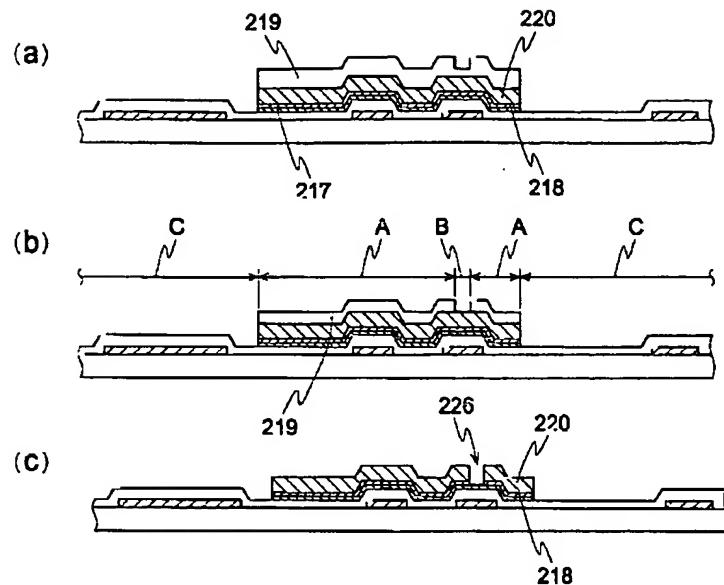
【図8】



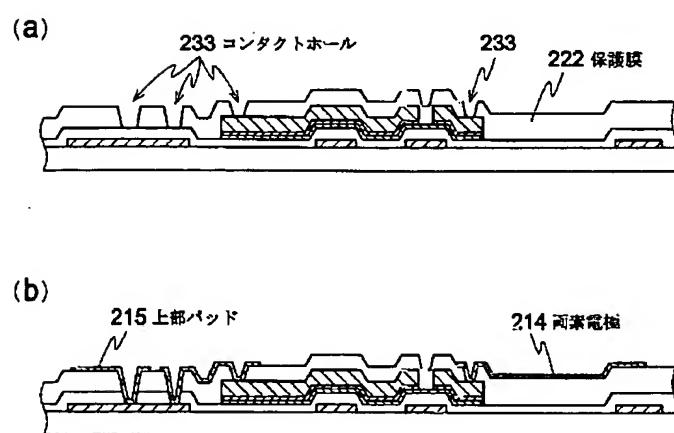
【図10】



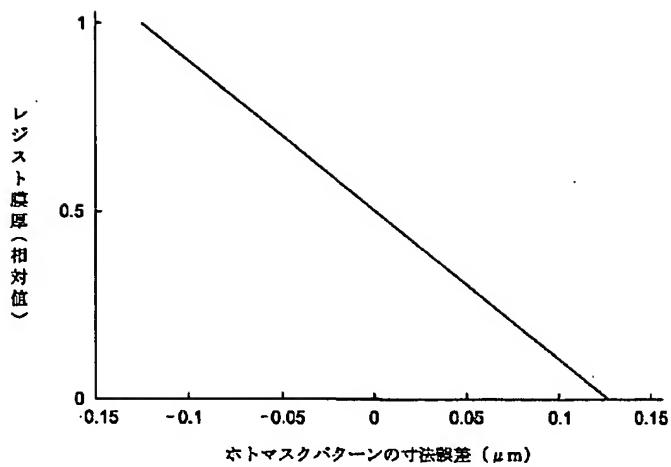
【図11】



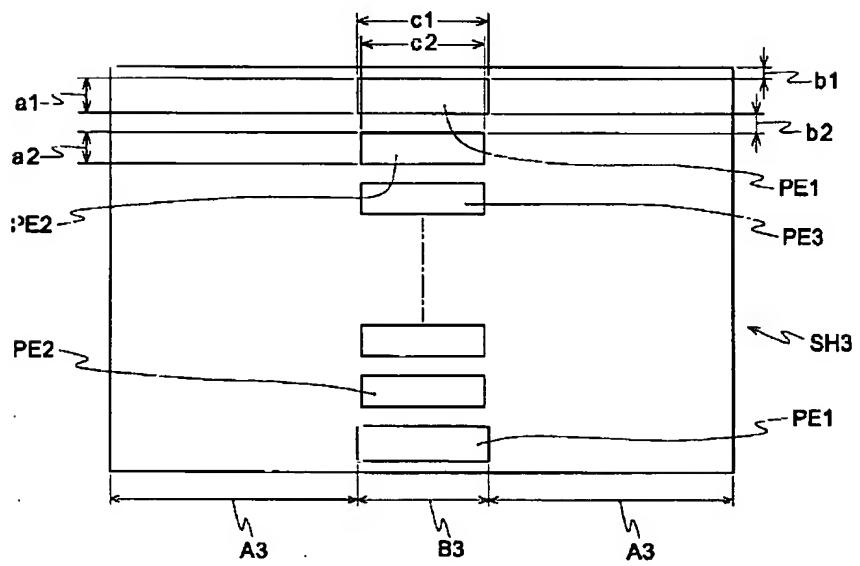
【図12】



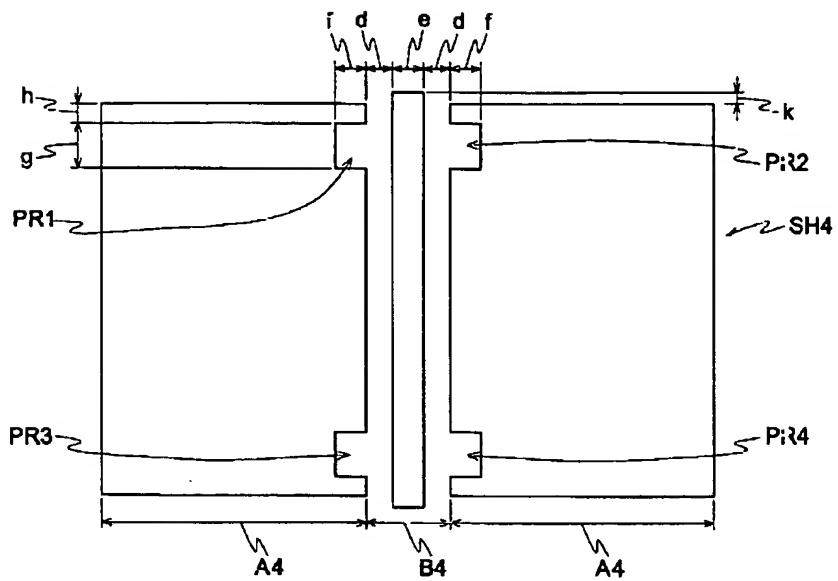
【図13】



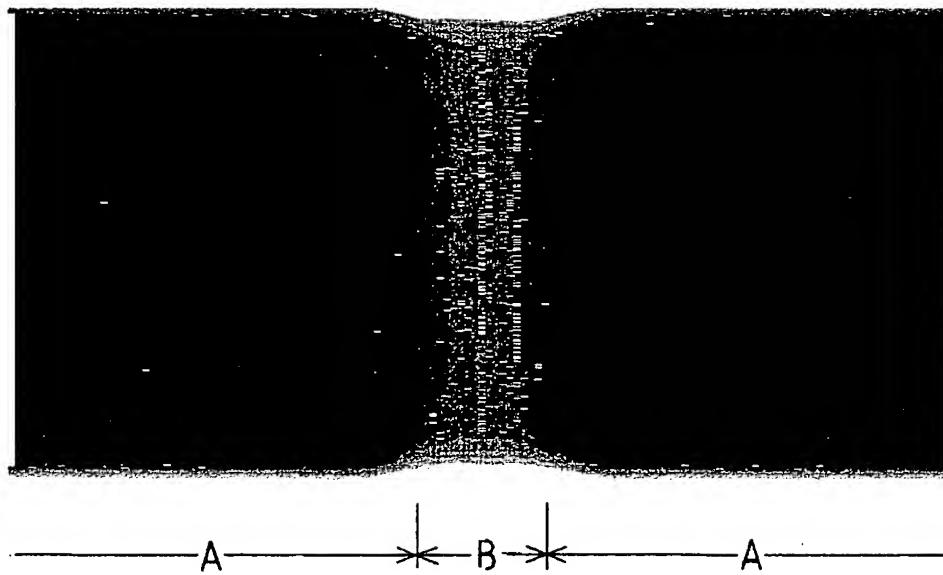
【図14】



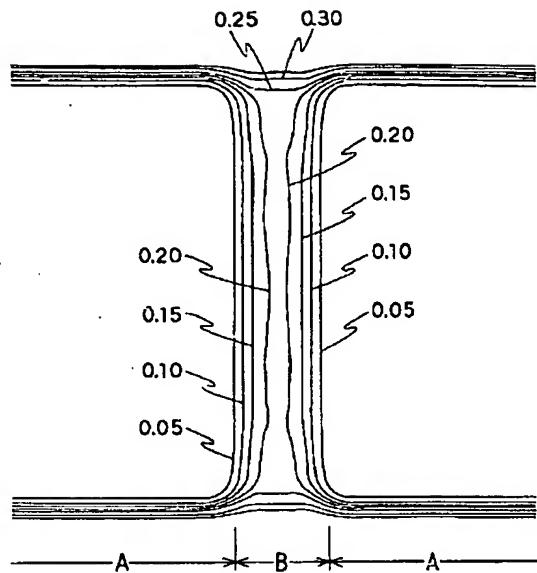
【図15】



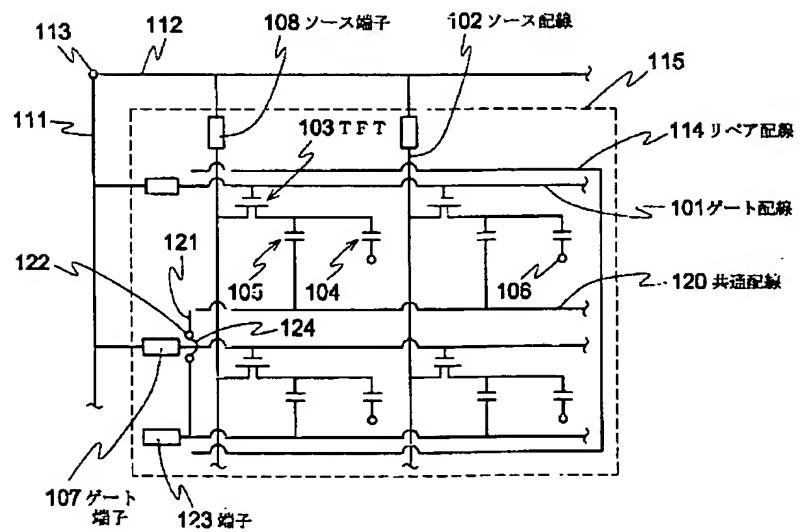
【図16】



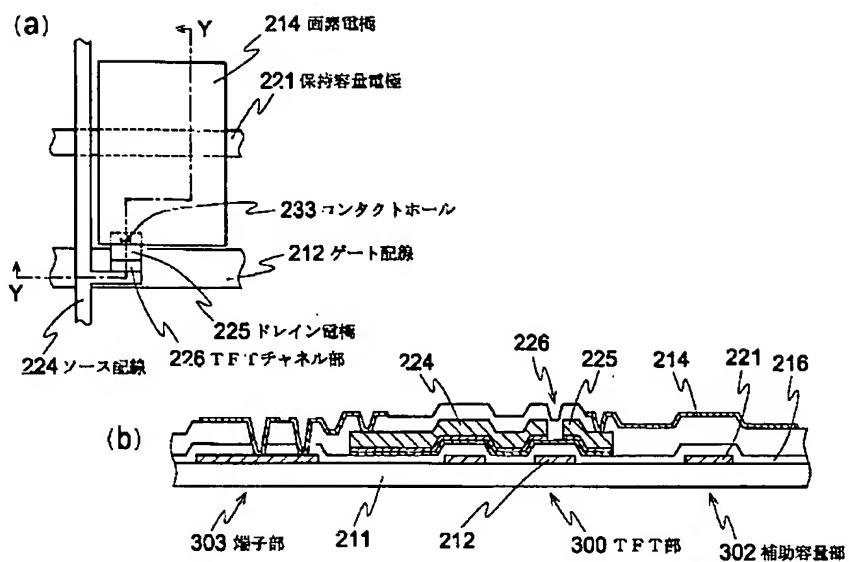
【図17】



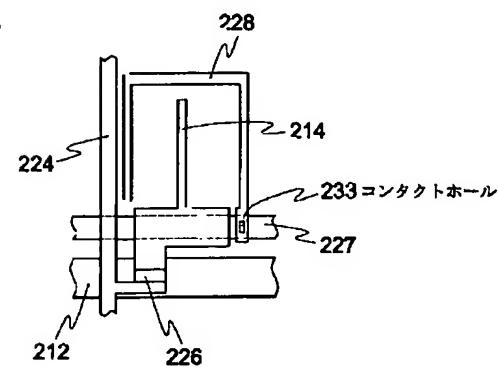
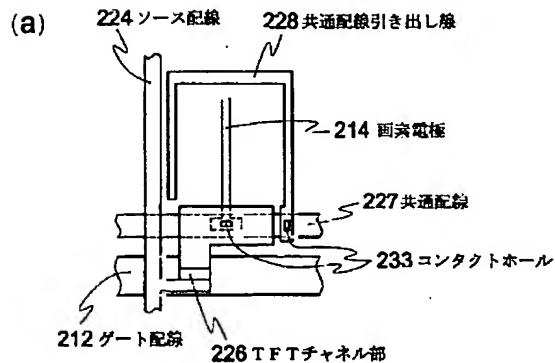
【図18】



【图19】



【図20】



フロントページの続き

(51) Int. Cl. ⁷	識別記号	F I	(参考)
		H 0 1 L 29/78	6 1 6 L
			6 1 6 U
			6 1 7 L

F ターム(参考) 2H092 HA04 HA06 JA24 JA28 JA31
JB64 JB68 KA05 KA18 KB04
MA04 MA05 MA08 MA15 MA18
MA19 MA27 NA27 NA29 PA09
2H095 BA05 BA12 BB02 BC04
5F110 AA30 BB01 CC07 EE02 EE03
EE04 EE06 EE14 EE41 EE43
EE44 EE45 FF03 FF21 FF28
FF30 GG02 GG13 GG15 GG33
GG34 GG35 GG43 GG45 HK02
HK03 HK04 HK06 HK09 HK15
HK21 HK25 HK26 HK27 HK33
HK35 NN02 NN03 NN23 NN24
NN72 NN73 QQ02 QQ09